

**ОПИСАНИЕ
ИЗОБРЕТЕНИЯ
К ПАТЕНТУ**
(12)

РЕСПУБЛИКА БЕЛАРУСЬ



(19) **ВУ** (11) **2473**
(13) **С1**
(51)⁶ **G 06F 7/49**

ГОСУДАРСТВЕННЫЙ ПАТЕНТНЫЙ
КОМИТЕТ РЕСПУБЛИКИ БЕЛАРУСЬ

(54) **СУММАТОР УНИТАРНЫХ КОДОВ ПО МОДУЛЮ ТРИ**

(21) Номер заявки: 960445
(22) 28.08.1996
(46) 30.12.1998

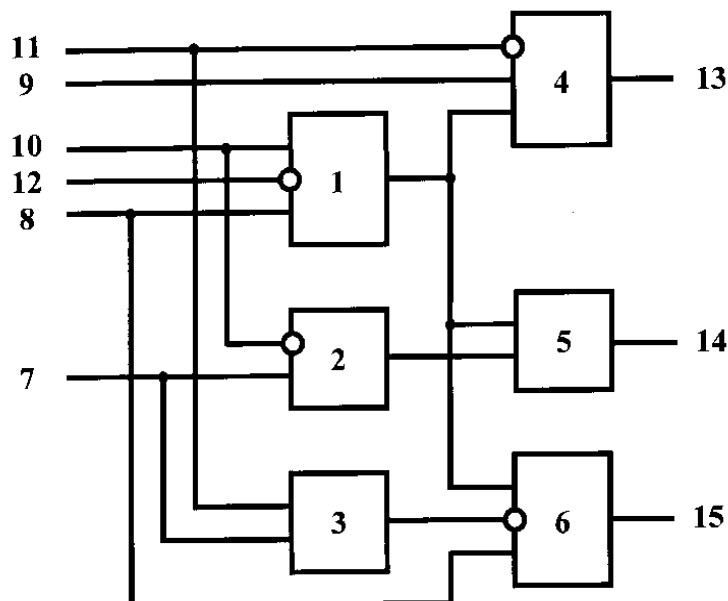
(71) Заявитель: Белорусский государственный университет (ВУ)
(72) Авторы: Седун А.М., Супрун В.П. (ВУ)
(73) Патентообладатель: Белорусский государственный университет (ВУ)

(57)

Сумматор унитарных кодов по модулю три, содержащий элемент ИЛИ и элемент И, первый вход которого соединен со входом «равно нулю» первого операнда сумматора, отличающийся тем, что дополнительно введены элемент РАВНОЗНАЧНОСТЬ и три элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выход i -го ($i=1,2,3$) из которых соединен с выходом «равно $i-1$ » сумматора, вход «равно нулю» первого операнда которого соединен с первым входом элемента ИЛИ, выход которого соединен с инверсным входом третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, вход «равно единице» первого операнда соединен с первым входом элемента РАВНОЗНАЧНОСТЬ и первым входом третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, вход «равно двум» первого операнда соединен с первым входом первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, вход «равно нулю» второго операнда сумматора соединен со вторым входом элемента РАВНОЗНАЧНОСТЬ и инверсным входом элемента И, вход «равно единице» второго операнда соединен с инверсным входом первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и вторым входом элемента ИЛИ, вход «равно двум» второго операнда соединен с инверсным входом элемента РАВНОЗНАЧНОСТЬ, выход которого соединен со вторыми входами первого и третьего элементов ИСКЛЮЧАЮЩЕЕ ИЛИ и с первым входом второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, второй вход которого соединен с выходом элемента И.

(56)

1. А.с. СССР 1403060, МПК G 06 F 7/49, 1988 (прототип).



ВУ 2473 С1

Фиг. 1

Изобретение относится к области вычислительной техники и микроэлектроники и может быть использовано для построения средств аппаратного контроля и цифровых устройств, работающих в системе остаточных классов.

Наиболее близким по функциональным возможностям и конструкции техническим решением к предлагаемому является сумматор m унитарных кодов по модулю k , который при $k = 3$ и $m = 2$ содержит девять элементов И и три элемента ИЛИ [1].

Недостатком известного сумматора является высокая конструктивная сложность.

Изобретение направлено на решение задачи понижения конструктивной сложности сумматора унитарных кодов по модулю три.

Сумматор унитарных кодов по модулю три содержит элемент ИЛИ и элемент И, первый вход которого соединен со входом «равно нулю» первого операнда сумматора. В отличие от прототипа сумматор дополнительно содержит элемент РАВНОЗНАЧНОСТЬ и три элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, выход i -го ($i = 1, 2, 3$) из которых соединен с выходом «равно $i-1$ » сумматора. Вход «равно нулю» первого операнда сумматора соединен с первым входом элемента ИЛИ, выход которого соединен с инверсным входом третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Вход «равно единице» первого операнда соединен с первым входом элемента РАВНОЗНАЧНОСТЬ и первым входом третьего элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Вход «равно двум» первого операнда соединен с первым входом первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ. Вход «равно нулю» второго операнда сумматора соединен со вторым входом элемента РАВНОЗНАЧНОСТЬ и инверсным входом элемента И. Вход «равно единице» второго операнда соединен с инверсным входом первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и вторым входом элемента ИЛИ. Вход «равно двум» второго операнда соединен с инверсным входом элемента РАВНОЗНАЧНОСТЬ. Выход элемента РАВНОЗНАЧНОСТЬ соединен со вторыми входами первого и третьего элементов ИСКЛЮЧАЮЩЕЕ ИЛИ и с первым входом второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, второй вход которого соединен с выходом элемента И.

Основной результат изобретения заключается в понижении конструктивной сложности сумматора унитарных кодов по модулю три. Названный результат достигается путем изменения межсоединений элементов в схеме сумматора, а также использованием новых элементов РАВНОЗНАЧНОСТЬ и ИСКЛЮЧАЮЩЕЕ ИЛИ.

На фиг. 1 представлена схема сумматора унитарных кодов по модулю три.

Сумматор унитарных кодов по модулю три содержит элемент РАВНОЗНАЧНОСТЬ 1, элемент И 2, элемент ИЛИ 3, три элемента ИСКЛЮЧАЮЩЕЕ ИЛИ 4, 5 и 6, входы «равно нулю» 7, «равно единице» 8, «равно двум» 9 первого операнда, входы «равно нулю» 10, «равно единице» 11, «равно двум» 12 второго операнда и выходы «равно нулю» 13, «равно единице» 14, «равно двум» 15 результата сложения по модулю три.

Сумматор работает следующим образом. На входы 7, 8 и 9 сумматора поступает унитарный двоичный код первого операнда $A=(a_0, a_1, a_2)$, на входы 10, 11, и 12 — унитарный двоичный код второго операнда $B=(b_0, b_1, b_2)$, где $a_0, a_1, a_2, b_0, b_1, b_2 \in \{0, 1\}$. При этом $a_k = 1$ ($b_k = 1$) тогда и только тогда, когда $A=k \pmod{3}$ ($B=k \pmod{3}$), где $k = 0, 1, 2$. На выходах 13, 14 и 15 сумматора формируется унитарный двоичный код результата $R=(r_0, r_1, r_2)$, где $r_0, r_1, r_2 \in \{0, 1\}$. При этом $r_k=1$ тогда и только тогда, когда $A+B=k \pmod{3}$.

Работа сумматора унитарных кодов по модулю три описывается приводимой ниже таблицей (фиг. 2).

Логическая схема сумматора унитарных кодов по модулю три (фиг. 1) синтезирована по следующим аналитическим представлениям функций r_0, r_1, r_2 :

$$\begin{aligned} r_0 &= F_3^1(a_2, \bar{b}_1, R(a_1, b_0, \bar{b}_2)); \\ r_1 &= F_2^1(a_0, \bar{b}_0, R(a_1, b_0, \bar{b}_2)); \\ r_2 &= F_3^1(a_1, a_0 \vee b_1, R(a_1, b_0, \bar{b}_2)), \end{aligned}$$

где

$$\begin{aligned} F_k^1(x_1, x_2, \dots, x_k) &= \begin{cases} 1, & \text{если } x_1 + x_2 + \dots + x_k = 1; \\ 0 & \text{в противном случае,} \end{cases} \\ R(x_1, x_2, x_3) &= \begin{cases} 1, & \text{если } x_1 = x_2 = x_3; \\ 0 & \text{в противном случае} \end{cases} \end{aligned}$$

и $k \in \{2, 3\}$.

ВУ 2473 С1

Достоинством сумматора является простая конструкция и высокое быстродействие. Так, его сложность по числу входов логических элементов равна 15, в то время как сложность прототипа (при $k=3$, $m=2$) равна 27. При этом быстродействие сумматора совпадает с быстродействием прототипа.

$A=(a_0, a_1, a_2)$			$B=(b_0, b_1, b_2)$			$R=(r_0, r_1, r_2)$		
a_0	a_1	a_2	b_0	b_1	b_2	r_0	r_1	r_2
7	8	9	10	11	12	13	14	15
1	0	0	1	0	0	1	0	0
1	0	0	0	1	0	0	1	0
1	0	0	0	0	1	0	0	1
0	1	0	1	0	0	0	1	0
0	1	0	0	1	0	0	0	1
0	1	0	0	0	1	1	0	0
0	0	1	1	0	0	0	0	1
0	0	1	0	1	0	1	0	0
0	0	1	0	0	1	0	1	0

Фиг. 2

Составитель Е.В.Федоров
Редактор В.Н. Позняк
Корректор Т.Н. Никитина

BY 2473 C1

220072, г. Минск, проспект Ф. Скорины, 66.

□□□□□□□□ □□□□□□□□ □□□□□□□□ □□□□□□□□. □□□□□□□□.
□□□□□□□□ □□□□□□□□□□□□ □□□□□□□□□□ □□□□□□□□. □□□□□□□□.

BSEU Belarus State Economic University. Library.
<http://www.bseu.by> elib@bseu.by